

Reference 3

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11) Publication number: 1019930010130 B1  
(43) Date of publication of application: 14.10.1993

(21) Application number: 1019900018068  
(22) Date of filing: 09.11.1990

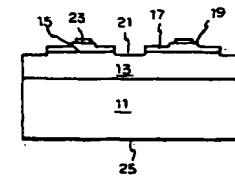
(71) Applicant: SAMSUNG ELECTRONICS CO.  
(72) Inventor: KIM, KEE-JUN

(51) Int. Cl H01L 33/00

(54) LIGHT EMITTING DIODE ARRAY AND ITS PRODUCTION METHODS

(57) Abstract:

The LED array has low contact resistance on the electric poles and high light emission efficiency. The array includes a first conductive type junction layer formed on a substrate of first conductive type compound semiconductor, a second conductive diffusion layer formed on the junction layer to be separated for a light emitting part and an electrode contact part a 2nd conductive type electrode formed on the electrode contact part to be a separate electrode, and a 2st conductive type electrode formed on the bottom surface of the substrate to be a common electrode.



Copyright 1997 KIPO

Legal Status

Date of final disposal of an application (19931230)

Patent registration number (1000717880000)

Date of registration (19940314)

BEST AVAILABLE COPY

## - 인용발명2 : 등록특허번호 제0071788호(1993.10.14)

[첨부그림 1]

93-010130

(19) 대한민국특허청(KR)  
(12) 특허공보(B1)(51) Int. Cl.<sup>5</sup>  
H01L 33/00(45) 공고일자 1993년10월14일  
(11) 공고번호 93-010130

(21) 출원번호	특1990-0018068	(65) 공개번호	특1992-0010981
(22) 출원일자	1990년11월09일	(43) 공개일자	1992년06월27일
(71) 출원인	삼성전자 주식회사 김광호 경기도 수원시 권선구 매단동 416번지		

(72) 발명자

김기준

서울특별시 서초구 반포 3동 한신 2차 아파트 112동 713호

(74) 대리인

조용식

신사로 이종희 (화자금보 제3442호)

(54) 발광다이오드 어레이 및 그 제조방법

요약

내용 없음.

도표도

도1

설세서

[발명의 명칭]

발광다이오드 어레이 및 그 제조방법

[도면의 간단한 설명]

제 1 도는 종래의 선택적 확산형 발광다이오드 어레이의 단면도.

제 2 도는 미 발명에 따른 발광다이오드 어레이의 단면도.

제 3a-c 도는 미 발명에 따른 메사에 충형 발광다이오드 어레이의 제조공정도.

\* 도면의 주요부분에 대한 부호의 설명

11 : 기판 13 : 접합층

15 : 확산층 17 : 발광부

19 : 전극접촉부 21 : 메사에칭부

23 : N형 전극 25 : N형 전극

[발명의 상세한 설명]

이 발명은 발광다이오드 어레이(Light Emitting Diode Array; 이하 LED 어레이이라 칭함) 및 그 제조방법에 관한 것으로, 특히 전극의 접촉저항이 작으면서 발광효율이 향상시킬 수 있는 LED 어레이 및 그 제조방법에 관한 것이다.

최근 고도의 정보화 시대를 맞아 출력기기인 프린터등에 고성능 기능이 요구되고 있으며, 또한 전자사진 기술을 이용한 발광다이오드 프린터에도 이러한 요구를 맞추기 위하여 광원인 LED 어레이의 고집적화 및 고출력화 등이 요구되고 있다.

제 1 도는 종래의 선택적 확산형 LED 어레이의 단면도이다. 상기 도면에서 N형 GaAs기판(1)상에 N형의 GaAsP 접합층(3)이 형성되어 있고, 이 접합층(3)의 표면에 P형의 불순물을 고농도로 확산하여 형성되는 P형의 GaAsP발광층(5)이 있다. 또한, 상기 발광층(5)의 상부에는 P형전극(7)이 형성되어 있고, 상기 기판(1)의 하부표면에는 N형전극(9)이 형성되어 있다.

상기 선택적 확산형 LED 어레이의 제조방법을 설명한다.

N형 GaAs기판(1)의 상부에 VPE(Vapor Phase Epitaxy)방법으로 접합층(3)을 형성하고, 이 접합층(3)의 표면에 선택적으로 P형의 불순물을 고농도로 확산시켜 P형 GaAs발광층(5)을 형성한다. 그 다음 상기 발광층(5)의 상부에 P형전극(7)을 형성하고, 기판(1)의 하부표면에 N형전극(9)을 형성한다.

상기 제 1 도의 선택적 확산형 LED 어레이에는 상기 접합층(3)과 발광층(5)의 PN 접합면에서 전자와 정공

## [첨부그림 2]

93-010130

(hole)의 재결합에 의해 발생되는 빛이 상기 발광층(5)의 상부를 통해 외부로 방출된다.

상술한 바와같이 확산공정으로 발광층(5)을 형성할때, 이 발광층(5)의 표면에서 확산공정으로 특정상 고농도층이 형성되게 된다. 이와같이 발광층의 표면에 형성되는 고농도층은  $\text{P}_{\text{N}}$ 전형면에서 발생되는 빛을 죄수하여 발광효과를 저하시키는 문제점이 있었다. 한편, 표면의 고농도층을 완전히 제거하여 주면 이후 진급형성시 접촉저항이 높아져서 전기적 특성이 저하되는 단점이 있다. 따라서, 이 탈영의 특징은 접촉저항이 낮으면서 발광효과가 높은 LED 어레이를 제공함에 있다. 또한, 이 탈영의 다른 특징은 상기와 같은

상기와 같은 목적을 달성하기 위하여 이 탈영은 제 1 도전형의 화합물을 반도체 기판상된 형성된 제 1 도전형의 접합층과, 상기 접합층의 상부에 발광부와 전극접촉부로 구분되어 형성된 제 2 도전형의 확산층과, 상기 전극접촉부의 표면에 형성되며 개별전극이 되는 제 2 도전형의 전극과, 상기 기판의 하부표면에 형성되며 총물전극이 되는 제 1 도전형의 전극으로 구성됨을 특징으로 하는 발광다이오드 어레이를 특징으로 한다.

상기 다른 목적을 달성하기 위하여 이 탈영은 제 1 도전형의 화합물을 반도체 기판상에 제 1 도전형의 접합층을 형성하는 공정과, 상기 접합층의 전표면에 제 2 도전형의 불순물을 확산시켜 확산층을 형성하는 형성과, 상기 확산층의 소정부분을 제외한 나머지 부분의 표면을 제거하여 전극접촉부와 발광부로 구분하는 형성과, 상기 발광부의 소정부분을 접촉층이 노출되도록 메사에침하여 각 발광다이오드를 보관하는 공정과, 상기 전극접촉부의 상부에 제 2 도전형의 전극을, 기판의 하부표면에 제 1 도전형의 전극을 형성하는 것을 특징으로 하는 발광다이오드 어레이를 제조방법을 특징으로 한다.

이하, 첨부한 도면을 참조하여 이 탈영을 상세히 설명한다.

제 2 도는 이 탈영의 일실시예에 따른 LED 어레이의 구조를 나타내는 단면도이다.

상기 제 2 도는 N형의  $\text{GaAs}$ 기판(11)의 표면에 N형의  $\text{GaAsP}$ 접합층(13)이 형성되어 있고, 이 접합층(13)의 표면내에 발광부(17)와 전극접촉부(19)로 구분되는 P형  $\text{GaAsP}$ 확산층(15)이 있으며, 이 전극접촉부(19)의 표면에는 개별전극인  $\text{P}_{\text{N}}$ 전극(23)이 기판의 하부표면에는 총물전극인  $\text{N}_{\text{N}}$ 전극(25)이 있다. 또한 상기 LED 어레이는 소자분리를 위하여 각각의 메사에첨부(21)에 의해 이웃하는 LED간에 격리적으로 분리된다.

상기의 LED 어레이에서 확산층(15)을 이루는 전극접촉부(19)와 발광부(17)의 농도가 다르다. 즉, 상기 전극접촉부(19)는 불순물의 농도가 매우 높아  $\text{P}_{\text{N}}$ 전극(23)과의 접촉저항이 낮게되며, 발광부(17)는 불순물의 농도가 낮으므로 상기 접합층(13)과 확산층(15)의 접합면에서 발생되는 빛의 흡수가 적어 투광효율이 크게 된다.

제 3a-*d* 도는 제 2 도와 같은 LED 어레이를 형성하기 위한 제조방법으로 일실시예를 나타내는 공정도이다.

제 3a 도를 참조하면, 먼저 출발물질은 N형의 불순물이 고농도로 도핑(doping)된  $\text{GaAsP}$ 기판(11)이다. 상기 기판(11)의 표면상에 통상의 VPE 방법에 의해 N형의  $\text{GaAsP}$ 접합층(13)을 형성한다. 상기 접합층(13)은 불순물의 농도가  $1 \times 10^{-1} \text{~} 10^{10} \text{~} \text{cm}^{-3}$ 로  $30 \text{~} 100 \text{~} \mu\text{m}$ 의 두께로 형성된다. 그 다음, 상기 접합층(13)의 전표면에  $\text{Al}_2\text{O}_3$ (2h)의 P형 불순물을 1-7mm정도 깊이까지 확산시켜  $\text{P}_{\text{N}}$ 형의  $\text{GaAsP}$ 확산층(15)을 형성한다. 이때, 상기 확산층(15)의 불순물농도는 상기 접합층(13)과 이웃하는 곳에서  $1 \times 10^{-1} \text{~} 10^{10} \text{~} \text{cm}^{-3}$ 정도이고, 표면은  $1 \times 10^{10} \text{~} \text{cm}^{-2}$ 정도이다.

제 3b 도를 참조하면, 상기 확산층(15)의 소정부분이외의 부분의 표면을  $0.1 \text{~} 1 \text{~} \mu\text{m}$ 정도의 두께로 제거한다. 상기에서 표면이 제거되지 않는 부분은 불순물의 농도가 높아 전극을 형성할 때 접촉저항이 낮은 전극 접촉부(19)가 되며, 표면이 제거된 부분은 불순물의 농도가 낮아 빛의 흡수를 적게하여 투광효율이 크게로 발광부(17)가 된다. 그 다음, 상기 발광부(17)의 일부분에 소자분리를 하기 위한 메사에첨부(21)를 형성하여 상기 접합층(13)의 일부분을 노출시킨다.

상기에서 메사에첨부(21)를 형성할 때 상기 접합층(13)도 1mm정도가 식각되도록 하여 원박판 소자분리를 이루어진도록 한다.

제 3c 도를 참조하면, 상기 전극접촉부(19)와 기판(11)의 하부표면에 각각  $\text{P}_{\text{N}}$  및  $\text{N}_{\text{N}}$ 전극(23),(25)을 형성한다. 상기  $\text{P}_{\text{N}}$ 전극(23)은 각소자의 개별전극으로  $\text{Si}/\text{Ge}$ 등으로 형성된다. 또한, 상기  $\text{P}_{\text{N}}$ 전극(23)과  $\text{N}_{\text{N}}$ 전극(25)은 상기 전극접촉부(23)과 기판(11)에 각각 오미접촉(Omic Contact)을 이룬다.

상술한 바와같이 마이들의  $\text{P}_{\text{N}}$ 불순물을 확산시켜 형성된 확산층을 전극이 형성될 소정부분을 제외한 나머지부분의 표면을 제거하여 불순물의 농도가 높은 전극접촉부와 불순물의 농도가 낮은 발광부로 구분된다. 상기 불순물의 농도가 높은 전극접촉부는 표면에 형성되는 전극과의 접촉저항을 낮게 하고, 불순물의 농도가 낮은 발광부는  $\text{P}_{\text{N}}$ 전형면에서 발생되는 빛이 흡수를 최소화한다. 따라서, 이 탈영은 전극의 접촉저항을 최소로 하면서도 내부에서 빛의 흡수를 최소화하여 발광효율을 높일 수 있는 것점이 있다.

또한, 이 탈영은 실시예에 메사에첨형의  $\text{GaAsP}$ 계 LED 어레이로 하였으나  $\text{GaAs}$ 계에서도 응용하게 실시할 수 있음을 알아야 한다.

## (5) 성구의 법

## 증명 1

제 1 도전형의 화합물을 반도체 기판상에 형성된 제 1 도전형의 접합층과, 상기 접합층의 상부에 발광부와 전극접촉부로 구분되어 형성된 제 2 도전형의 확산층과, 상기 전극접촉부의 표면에 형성되며 개별전극이 되는 제 2 도전형의 전극과, 상기 기판의 하부표면에 형성되며 총물전극이 되는 제 1 도전형의 전극으로 구성됨을 특징으로 하는 발광다이오드 어레이.

[첨부그림 3]

93-010130

청구항 2

제 1 항에 있어서, 상기 말광부는 전극접촉부보다 불순물의 농도가 낮음을 특징으로 하는 발광다이오드.

청구항 3

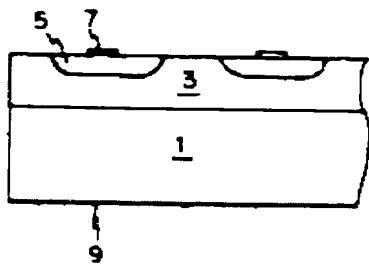
제 1 도전형의 화합물을 반도체 기판상에 제 1 도전형의 접합층을 형성하는 공정과, 상기 접합층의 전 표면에 제 2 도전형의 불순물을 확산시켜 확산층을 형성하는 공정과, 상기 확산층의 소정부분을 제거한 나머지 부분의 표면을 제거하여 전극접촉부와 말광부로 구분하는 공정과, 상기 말광부의 소정부분을 전극층이 노출되는도록 대사에봉하여 각 발광다이오드를 분리하는 공정과, 상기 전극접촉부의 상부에 제 2 도전형의 전극을, 기판의 하부표면에 제 1 도전형의 전극을 형성하는 것을 특징으로 하는 말광다이오드 어레이 제조방법.

청구항 4

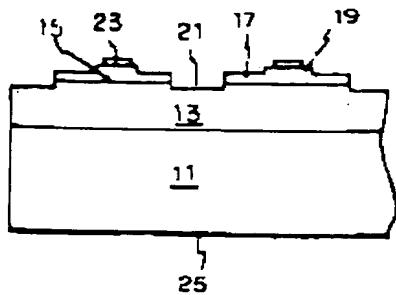
제 3 항에 있어서, 상기 말광부를 전극접촉부보다 0.1-1 $\mu$ 정도 낮게 형성하는 것을 특징으로 하는 발광다이오드의 제조방법.

도면

도면1



도면2

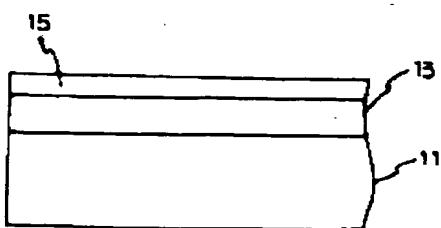


BEST AVAILABLE COPY

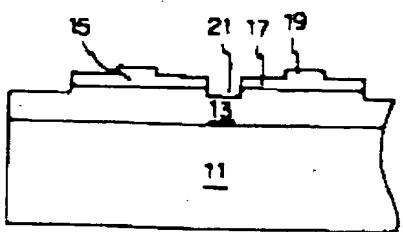
[첨부그림 4]

93-010160

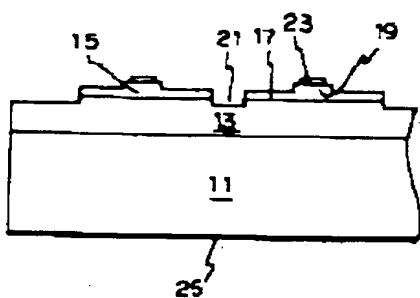
도면A



도면B



도면C



BEST AVAILABLE COPY